

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

Information List (Form 1)

32/03

US Serial No.	10/714,612
Our Ref.	SHD-M904-US

The following is a List of References provided by Applicant.  
Please file an Information Disclosure Statement using this Information.

Document Number	Publication Date	Brief Explanation or Page(s) & Line(s) of Related Part(s)
JP 49-019782 A	Feb. 21, 1974	An n-type gallium indium nitride ( $\text{Ga}_x\text{In}_{1-x}\text{N}$ ; $0 \leq x \leq 1$ ) layer is employed as a light-emitting layer.
JP 53-020882 A	Feb. 25, 1978	GaN is changed into p-type by irradiation of electron beam.
JP 02-288388 A	Nov. 28, 1990	A p-type crystalline layer can be produced by doping a monomeric boron phosphide with magnesium. A p-type boron phosphide crystalline layer is formed through MOCVD at a high temperature of 850°C to 1,150°C. Boron monophosphide tends to form a p-type conductive layer rather than an n-type conductive layer, because the effective mass of a hole is smaller than that of an electron.
JP 06-260680 A	Sep. 16, 1994	A temperature upon vapor phase growth of n-type $\text{Ga}_x\text{In}_{1-x}\text{N}$ ( $0 \leq x \leq 1$ ) serving as a well layer is as low as 600°C to 850°C.
JP 10-242569 A	Sep. 11, 1998	A p-type Ohmic electrode is formed of a gold-zinc alloy when a light-emitting device is fabricated from a p-type boron phosphide crystalline layer.
JP 11-040890 A	Feb. 12, 1999	A gallium arsenide nitride mixed-crystal layer having a narrow band gap width is provided on the surface of the upper cladding layer 106 and an Ohmic electrode is provided so as to attain contact with the mixed-crystal layer.
JP 2000-133884 A	May 12, 2000	A light-emitting layer employs a quantum well structure for attaining light emission with a narrow half width in an emission spectrum and excellent monochromaticity. A barrier layer is formed of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ( $0 \leq x \leq 1$ ).
P. Popper <i>et al.</i> , "Boron phosphide, a III-V Compound of Zinc-Blende Structure," (United Kingdom), Nature, No. 4569, p. 1075	May 25, 1957	Boron monophosphide is a type of Group III-V compound semiconductor.
J. Am. Ceramic Soc., 47(1) (1964), p. 44-46	1964	Poly boron phosphide crystals such as $\text{B}_{13}\text{P}_2$ tend to be formed when the temperature is higher than 1,200°C.
Takao Takenaka <i>et al.</i> , "Diffusion Layers Formed in Si Substrates during the Epitaxial Growth of BP and	April, 1978	An n-type boron phosphide crystal layer is employed as an element such as an n-type emitter layer of a hetero-bipolar transistor.

Application to Devices," (US), Journal of Electrochemical Society, Vol. 125, No. 4, p. 633-637		
K. Seeger (translated by Keiichi Yamamoto <i>et al.</i> ), "Physics Library 61, Physics of Semiconductors (the second vol.)," 1st issue, published by Yoshioka Shoten, p. 507	June 25, 1991	Boron phosphide is an indirect-transition-type semiconductor exhibiting a relatively low efficiency of radiation recombination, which provides light emission.
Katsufusa Shohnno, "Semiconductor Techniques (the first vol.)," 9th issue, University of Tokyo Press, p. 76-77	June 25, 1992	A p-type boron phosphide crystal layer is formed by a hydride VPE method, which employs sources such as diborane and phosphine.
Phys. Conf. Ser., No. 129 (IOP Publishing Ltd. (UK, 1993), p. 157-162	1993	Metal-organic chemical vapor deposition employing an organic boron compound and a phosphorus hydride as sources.
Isamu Akasaki, "Group III-V Compound Semiconductor," first edition, Baifukan Co., Ltd., Chapter 13	May 20, 1994	A Mg-doped GaN layer formed through vapor phase growth means has high resistance in an as-grown state, but it is changed into a low-resistive p-type GaN by low energy electron beam irradiation.
J. Crystal Growth, 24/25 (1974), p. 193-196	1974	Vapor phase growth can also be performed through the hydride method.
"Journal of the Japanese Association for Crystal Growth," Vol. 24, No. 2, (1997), p. 150	1997	An amorphous layer formed of boron phosphide can be vapor-phase grown through the halogen method.
J. Solid State Chem., 133 (1997), p. 269-272	1997	Vapor phase growth can also be performed through molecular beam epitaxy.
Isamu Akasaki, "Group III Nitride Semiconductor," first edition, Baifukan Co., Ltd., Chapters 13 and 14	Dec. 8, 1999	A Group III nitride semiconductor is employed for producing nitride semiconductor devices such as light-emitting diodes and laser diodes. A lower cladding layer is generally formed of a Group III nitride having a band gap wider than that of a material for forming the light-emitting layer; e.g., n-type aluminum gallium nitride. A p-type upper cladding layer is formed of a GaN layer doped with magnesium.

# Information List (Form 2)

This Form 2 lists the patent family members related to the document(s) cited in Form 1.

Document(s) cited in Form 1	Patent family member(s)	Publication date
JP 49-019782 A	JP 55-003834 B	Jan. 26, 1980
JP 53-020882 A	CA 1077812 A1 CA 1095154 A1 GB 1585827 A GB 1585828 A	May 20, 1980 Feb. 3, 1981 Mar. 11, 1981 Mar. 11, 1981
JP 02-288388 A	EP 0395392 A2 EP 0395392 A3 EP 0395392 B1 US 5042043 A	Oct. 31, 1990 Sep. 11, 1991 Dec. 11, 1996 Aug. 20, 1991
JP 06-260680 A	EP 0599224 A1 EP 0599224 B1 EP 0844675 A2 US 5578839 A US 5734182 A US 5747832 A US 5880486 A US 6078063 A US 6215133 B1 US 6469323 B1 US 2003006424 A1	Jun. 1, 1994 Jul. 22, 1998 May 27, 1998 Nov. 26, 1996 Mar. 31, 1998 May 5, 1998 Mar. 9, 1999 Jun. 20, 2000 Apr. 10, 2001 Oct. 22, 2002 Jan. 9, 2003
JP 10-242569 A		
JP 11-040890 A		
JP 2000-133884 A		



# 特 許 願 (特許法第88条第1項第3号の規定による特許出願)

昭和47年2月26日

特許庁長官 井土武久 殿

1. 発明の名称  
 $Ga_{1-x}In_xN$  発光素子
2. 特許請求の範囲に記載された発明の数 84
3. 発明者  
住所 京都市左京区松ヶ崎小腸町28  
氏名 新 官 秀 夫 (ほか3名)
4. 特許出願人  
住所 大阪市東区北浜5丁目15番地  
名称 (213) 住友電気工業株式会社  
代表者 社長 阪本 勇
5. 代理人  
住所 大阪市此花区恩貴島南之町60番地  
住友電気工業株式会社内  
(電話大阪 461-1031)  
氏名 (7085) 弁理士 青 木 秀 実 (ほか1名)
6. 添付書類の目録
 

(1) 明細書	1 通
(2) 図面	1 通
(3) 委任状	1 通
(4) 願書	副 1 通

47 020053



①9 日本国特許庁

## 公開特許公報

- ①特開昭 49 19782  
④3公開日 昭49.(1974) 2.21  
②特願昭 47-20053  
②出願日 昭47.(1972) 2.26  
審査請求 未請求 (全5頁)

庁内整理番号 ⑤2日本分類

7377 57 99(5)J4

### 明 細 書

#### 1. 発明の名称

$Ga_{1-x}In_xN$  発光素子

#### 2. 特許請求の範囲

(1) 電気的にバイアスをかけたときに可視光を発する発光素子において、適切な基板上に成長せしめられた  $Ga_{1-x}In_xN$  混晶の層を動作層とすることを特徴とする  $Ga_{1-x}In_xN$  発光素子。

但し、 $x$  は 0 と 1 の間の値である。

(2) 電気的にバイアスをかけたときに可視光を発する発光素子において、適切な基板上に成長せしめられた  $Ga_{1-x}In_xN$  混晶の層を用いた  $pn$  接合を含む層を動作層とすることを特徴とする  $Ga_{1-x}In_xN$  発光素子。

但し、 $x$  は 0 と 1 の間の値である。

(3) 電気的にバイアスをかけたときに可視光を発する発光素子において、適切な基板上に成長せしめられた  $n$  型  $Ga_{1-x}In_xN$  混晶の層を含む  $MIn$  構造をもつ層を動作層とすることを特徴とする  $Ga_{1-x}In_xN$  発光素子。

但し、 $x$  は 0 と 1 の間の値で、 $M$  は金属、 $i$  は高抵抗  $Ga_{1-x}In_xN$  又は絶縁物の層を意味する。

(4) 電気的にバイアスをかけたときに可視光を発する発光素子において、適切な基板上に成長せしめられた  $n$  型  $Ga_{1-x}In_xN$  混晶の層と  $p$  型半導体の層とのヘテロ接合を含む層を動作層とすることを特徴とする  $Ga_{1-x}In_xN$  発光素子。

但し、 $x$  は 0 と 1 の間の値である。

#### 3. 発明の詳細な説明

本発明は  $GaN$  と  $InN$  の混晶、すなわち  $Ga_{1-x}In_xN$  ( $0 < x < 1$ ) を用いた可視光発光素子に関するものである。

Ⅲ-V 族化合物半導体を用いた発光素子としては  $GaAs_{1-x}P_x$  ( $0 < x < 1$ )、 $Ga_{1-x}Al_xAs$  ( $0 < x < 1$ )、 $Ga_{1-x}In_xP$  ( $0 < x < 1$ )、 $GaP$ 、 $Ga_{1-x}Al_xP$  ( $0 < x < 1$ )、 $In_{1-x}Al_xP$  ( $0 < x < 1$ ) 等を用いた発光素子があるが、いずれも赤色、黄色、黄緑色の発光素子しか得られていない。又深緑色から青色の発光素子としては  $GaN$  を用いた発光素子が提案されている。しかしながら  $GaN$  の禁制帯

幅は 300°K で 3.89 eV もあり、光でいえば紫外光に相当する。従つて GaN を用いて可視光を得るには適当な不純物単位を介する電子の遷移を用いることが不可欠となる。この場合、適当な不純物が存在するかどうかは明らかでなかつた。

本発明は  $Ga_{1-x}In_xN$  ( $0 < x < 1$ ) の均一な混晶が形成され得ることを明らかにするとともに、 $Ga_{1-x}In_xN$  を用いた優れた可視光発光素子を提供するものである。

本発明の第 1 の発明は、電気的にバイアスをかけたときに可視光を発する発光素子において、適切な基板上に成長せしめられた  $Ga_{1-x}In_xN$  混晶の層を動作層とすることを特徴としている。

又本発明の第 2 の発明は、電気的にバイアスをかけたときに可視光を発する発光素子において、適切な基板上に成長せしめられた  $Ga_{1-x}In_xN$  混晶の層を用いた pn 接合を含む層を動作層とすることを特徴としている。

次に本発明の第 3 の発明は、電気的にバイアスをかけたときに可視光を発する発光素子において

$Ga_{1-x}In_xN$  の層の厚さは 5~10  $\mu$  であつた。

次に X 線回折により結晶の格子定数を測定し、又光の吸収を測定することにより直接型の禁制帯幅を測定した。

第 1 図はその測定結果をまとめたものである。図は横軸に  $Ga_{1-x}In_xN$  中の InN のモル比  $x$  を、縦軸に禁制帯幅  $E_g$  (eV) と格子定数  $a$  (Å) および  $c$  (Å) とを示す。

X 線回折の実験により、 $Ga_{1-x}In_xN$  混晶の均一な層が成長していることが分つた。又光の吸収の実験から  $Ga_{1-x}In_xN$  混晶が直接遷移型の半導体であることが分つた。

第 1 図から明らかなような  $Ga_{1-x}In_xN$  混晶においては、格子定数が  $x$  とともに直線的に変化し、いわゆる Vegard の法則が成立することが分る。一方禁制帯幅  $E_g$  は  $x$  に対し凹型の曲線を呈し、GaN と InN の  $E_g$  を単純に直線で引いたのでは  $Ga_{1-x}In_xN$  混晶の  $E_g$  の値を推定できないことを意味している。

次に Zn、Cd、Ge、Cu の様な不純物をドーブすると

適切な基板上に成長せしめられた  $n$  型  $Ga_{1-x}In_xN$  混晶の層を含む M $\pi$ n 構造をもつ層を動作層とすることを特徴としている。但し M は金属、 $\pi$  は高抵抗  $Ga_{1-x}In_xN$  又は絶縁物の層を意味する。

更に本発明の第 4 の発明は、電気的にバイアスをかけたときに可視光を発する発光素子において適切な基板上に成長せしめられた  $n$  型  $Ga_{1-x}In_xN$  混晶の層と  $p$  型半導体の層とのヘテロ接合を含む層を動作層とすることを特徴としている。

以下本発明を実施例により説明する。

実施例 1 :

と InN 結晶

本実施例は、GaN 結晶とを昇華させて、石英ガラス基板上に  $Ga_{1-x}In_xN$  の層を成長させたものである。 $GaN$  と  $InN$  の割合を変化させることによつて  $x$  の値が変化させられた。成長した  $Ga_{1-x}In_xN$  の層はウルツ鉱型の結晶構造をもち、石英ガラス基板の面に垂直な方向に、結晶の  $\langle 0001 \rangle$  方向が配向する傾向があつた。この成長のメカニズムはいわゆるレオタキシャル成長によるものと考えられる。

禁制帯幅に相当するエネルギーの他に別の吸収帯が観測される。第 1 図の (X) 印は Zn をドーブした  $Ga_{1-x}In_xN$  混晶に観測される附加的な光吸収のエネルギーを示す。例えば  $Ga_{0.4}In_{0.6}N$  (Zn) では 2 eV 以下のエネルギーの吸収が見られ、これは赤色発光用材料としても有用なことを示している。

もし Zn、Cd などの不純物をドーブしないときは、石英ガラス基板上に成長させた  $Ga_{1-x}In_xN$  混晶は  $n$  型半導体であり、300°K で 1~1000 ohm·cm の比電気抵抗を示す。第 2 図は比較的高抵抗の  $n$  型  $Ga_{1-x}In_xN$  混晶の層に電極を設けた実験を示すもので、図において、1 は石英ガラス基板、2 は  $Ga_{1-x}In_xN$  の層、3 は In の蒸着膜、4 は Au の微小電極である。電極 4 を正にバイアスしたとき、電極 4 の近傍で弱い発光が認められた。(図で  $h\nu$  として発光を示す)。発光強度は弱いけれども例えば  $Ga_{0.6}In_{0.4}N$  で青色の発光が観測されたことは興味深い。

実施例 2 :

本実施例は  $SnO_2$  の導電層をコーティングした石

英ガラス基板上に  $Ga_{1-x}In_xN$  の層を成長させたものである。

第3図は本実施例の発光ダイオードの構造を示し、1は石英板、5は導電層、2は  $Ga_{1-x}In_xN$  の層で  $n$  型半導体である。3と4は電極である。6は活性窒素中で  $Zn$  を拡散させた  $P$  型  $Ga_{1-x}In_xN$  の層である。 $n$  型  $Ga_{1-x}In_xN$  の層2の厚さは5~10 $\mu$ 、 $P$  型  $Ga_{1-x}In_xN$  の層6の厚さは1~2 $\mu$ であり、 $P$  層6の比電気抵抗は  $10^5 \sim 10^6$  ohm-cmであつた。電極4をプラスにしてバイアスを加えた所、層6から肉眼ではつきり認められる発光が観測された。

発光色は  $x$  の大きい所 ( $x \cong 0.6$ ) で赤から黄色  $x$  の小さい所 ( $x \leq 0.3$ ) で黄緑から深緑色にわたつていた。

#### 実施例8:

本実施例では単結晶基板が用いられた。  
BP、BA $\phi$  の (111) 面、GaP の (111) 面、  
 $\alpha$ -SiC の (0001) 面、ZnO の (0001) 面等が  
用いられた。又サファイヤ ( $Al_2O_3$ ) 上にエピタキ

を動作層とする発光素子を作ることにもできる。  
例えば  $P$  型のBPやBA $\phi$  又は高抵抗のB $\phi$ SやB $\phi$ S $\phi$ と、 $n$  型の  $Ga_{1-x}In_xN$  とのヘテロ接合を用いれば格子定数の不適合の少ない発光素子が得られる。  
この様な構造の発光素子は特に深緑から青色にまたがる可視光の発光素子として有用である。更に複数個の発光素子を用いることにより、数字や文字等の表示装置を形成することが出来る。

又  $Ga_{1-x}In_xN$  混晶を用いた発光素子の効率が向上すれば、緑色から青色までのレーザー作用を有する高効率発光素子も可能となるであろう。

以上述べた如く、本発明は、電気的にバイアスをかけたときに可視光を発する発光素子において適切な基板上に成長せしめられた  $Ga_{1-x}In_xN$  混晶の層を動作層として用いることを可能にするもので、従来のGaP、GaAs $_{1-x}P_x$ 、 $In_{1-x}Al_xP$ などの半導体では得られなかつた深緑色から青色の発光素子の製作を可能にし、深緑色から青色までの各種表示素子を含む新しい光半導体素子の分野の発展に寄与するものである。

シャル成長させたB $\phi$ S、ZnO、BP、GaN等を基板として、更にその上に  $Ga_{1-x}In_xN$  の層を成長させることも可能である。

第4図はこの様な  $Ga_{1-x}In_xN$  の層の1例であり、7はサファイヤの(0001)面をもつ基板、8は  $n$  型のZnOのエピタキシャル層、そして2は  $n$  型の  $Ga_{1-x}In_xN$  のエピタキシャル層である。  
このウェハに更に高抵抗の  $Ga_{1-x}In_xN$  又は  $P$  型の  $Ga_{1-x}In_xN$  を成長させれば、容易にいろいろな発光素子用材料が得られる。その構造の1例を第5図に示す。第3図、第4図と同一符号は同じものを示す。第5図で電極3、4の間にバイアスをかければ、高抵抗又は  $P$  型の  $Ga_{1-x}In_xN$  の層6の部分で発光が観測される。この場合、層2の中の  $x$  の値よりも層6の中の  $x$  の値を大きくすることによつて、外部へ光を取り出し易くすることも可能である。

以上の実施例では、発光に寄与する動作層が  $Ga_{1-x}In_xN$  混晶の層そのものである場合について説明したが、他の半導体とのヘテロ接合を含む層

#### 4. 図面の簡単な説明

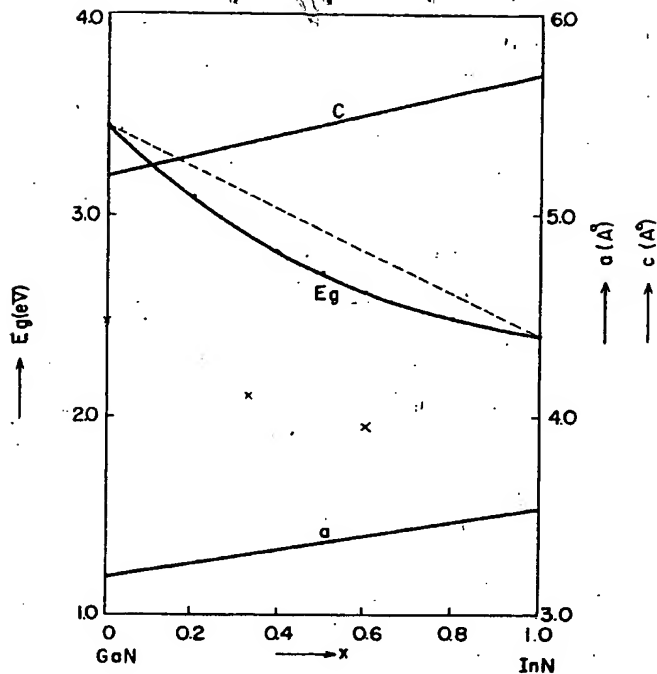
第1図は  $Ga_{1-x}In_xN$  ( $0 < x < 1$ ) 混晶の禁制帯幅と、格子定数の変化を示す図で、第2図、第3図および第5図は本発明発光素子の実施例を示す断面図で、第4図は第5図に示す発光素子に用いられた  $Ga_{1-x}In_xN$  の層を示す図である。

図において、1は石英基板、2は  $n$  型  $Ga_{1-x}In_xN$  の層、3は陰極、4は陽極、5は透明な導電層、6は高抵抗又は  $P$  型の  $Ga_{1-x}In_xN$  の層、7はサファイヤ単結晶基板、8はZnOのエピタキシャル層である。

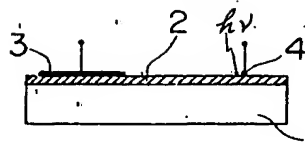
代理人 弁理士 青木 秀 実

代理人 弁理士 吉竹 昌 司

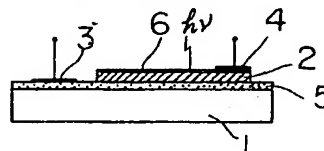
才 1 図



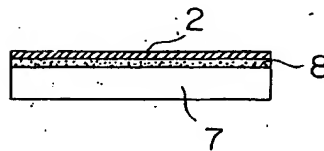
才 2 図



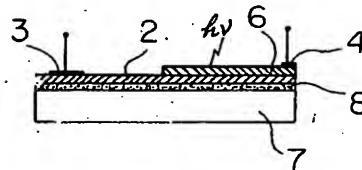
才 3 図



才 4 図



才 5 図



## 7. 前記以外の発明者、特許出願人または代理人

## (1) 発明者

住所 \*ロウト シヤキヨウロウ 多 才カガシヤチヤロウ シヤロフコソ  
京都市左京区田中東春菜町 23-1 祥風荘  
氏名 \*オオ アキ アキ  
大 槻 徹  
住所 \*ロウト シヤキヨウロウ ヤ ガ ノ アカキドウキョウ  
京都市右京区嵯峨野秋街道町 18  
氏名 \*オオ アキ アキ  
長 村 光 造  
住所 \*オオ カ シ コ ノ ナ オ \* シヤキヨウロウ  
大阪市此花区恩貴島南之町 60 番地  
スミトモデン \* オオ カ シ コ ノ ナ オ  
住友電気工業株式会社大阪製作所内  
氏名 \*オオ カ シ コ ノ ナ オ  
赤 井 慎 一

## (2) 特許出願人

## (3) 代理人

住所 大阪市此花区恩貴島南之町60番地  
住友電気工業株式会社内  
(電話大阪 461-1031)  
氏名 (5936) 弁理士 吉 竹 昌 司

## 手 続 補 正 書

昭和47年6月27日

特許庁長官 井土武久 殿

## 1. 事件の表示

特 許  
昭和 47 年 大 州 新 案 登 録 願 第 20053 号

## 2. 発明考案の名称

Ga<sub>1-x</sub>In<sub>x</sub>N 発光素子

## 3. 補正をする者

事件との関係 特許出願人

住所 大阪市東区北浜5丁目15番地  
名称 (213) 住友電気工業株式会社  
代表者 社長 阪本 勇

## 4. 代 理 人

住所 大阪市此花区恩貴島南之町60番地  
住友電気工業株式会社内  
(電話大阪 461-1031)  
氏名 (7085) 弁理士 青 木 秀 実  
住所 大阪市此花区恩貴島南之町60番地  
住友電気工業株式会社内  
(電話大阪 461-1031)  
氏名 (5936) 弁理士 吉 竹 昌 司

## 5. 補正命令の日付

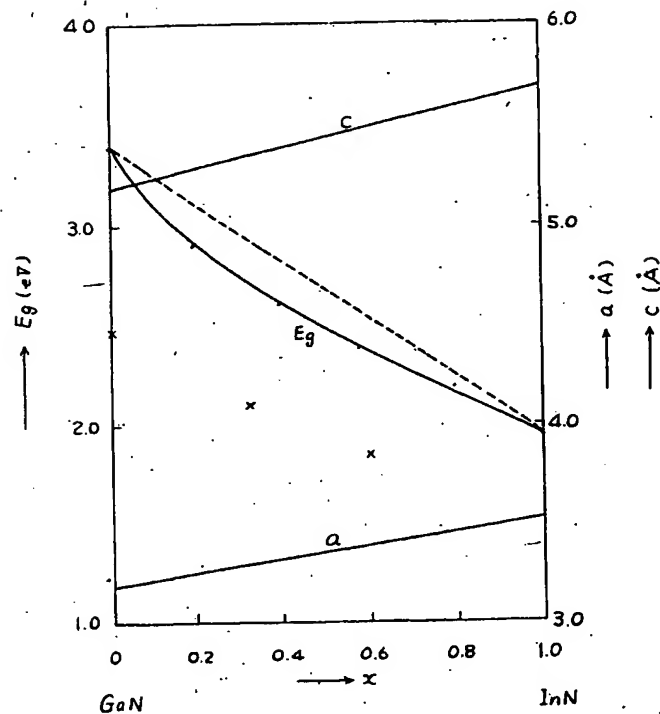
昭和 年 月 日  
自 発 補 正



6. 補正の対象  
図 面  
7. 補正の内容

別紙の通り第1図を訂正します。

第1図



## 手続補正書

昭和47年12月15日

特許庁長官 三宅幸夫 殿

## 1. 事件の表示

特許  
昭和47年実用新案登録願第20053号

## 2. 発明案の名称

 $\text{Ga}_{1-x}\text{In}_x\text{N}$  発光素子

## 3. 補正をする者

事件との関係 特許出願人  
住所 大阪市東区北浜5丁目15番地  
名称 (213) 住友電気工業株式会社  
代表者 社長 阪本 勇

## 4. 代理人

住所 大阪市此花区恩貴島南之町60番地  
住友電気工業株式会社内  
(電話大阪 461-1031)  
氏名 (7085) 弁理士 青木 秀 実  
住所 大阪市此花区恩貴島南之町60番地  
住友電気工業株式会社内  
(電話大阪 461-1031)  
氏名 (5936) 弁理士 吉 竹 昌 司

## 5. 補正命令の日付

昭和48年1月4日

自発補正

## 6. 補正の対象

明細書の発明の詳細な説明の欄

## 7. 補正の内容

(1) 明細書、第2頁、10行目

「青色」の次に「(又は紫色)」を加入する。

(2) 明細書、第5頁、最下行

「Cd」の次に「Mg, Be」を加入する。

(3) 明細書、第7頁、6行目

「P型」を「p型」に訂正する。

(4) 明細書、第7頁、8行目

「P型」を「p型」に訂正する。

(5) 明細書、第7頁、9行目

「P層」を「p層」に訂正する。

(6) 明細書、第9頁、15行目

「大きく」を「小さく」に訂正する。

(7) 明細書、第9頁、5行目

「青色」の次に「(又は紫色)」を加入する。

(8) 明細書、第9頁、10行目

「青色」の次に「(又は紫色)」を加入する。